

# CPU's

## A memória cache

# Resumo

- Cache
  - História
  - Técnicas
  - Actualidade

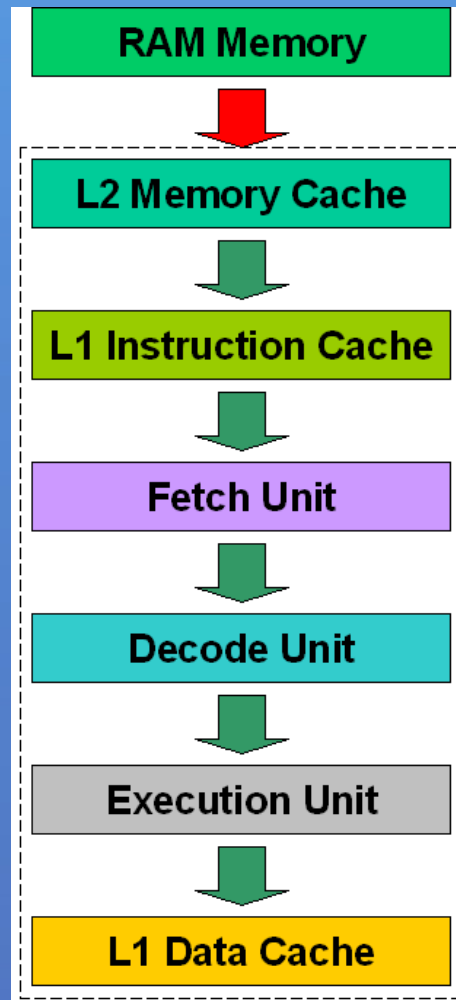
# Cache

- Fez a primeira aparição com o 386DX
  - Externa, entre 64KB e 128KB
- Evolução com o 486DX
  - 8KB de cache L1 (interna)
  - Cache L2, externa, entre 128KB e 256KB

# Cache

- Pentium
  - Duas unidades cache L1 8KB p/ dados + instruções
  - Cache L2, ainda externa, entre 256KB e 512KB
- AMD K5/K6/K6-2 tinham a mesma configuração
  - K6-III tinha cache L3
- P6
  - Cache L2 dentro do CPU

# Cache



# Cache

- **SRAM** Static RAM
  - Feito com flip-flops
  - Rápido
  - Caro
  - Consumo de energia elevado
  - Baixa densidade

# Cache

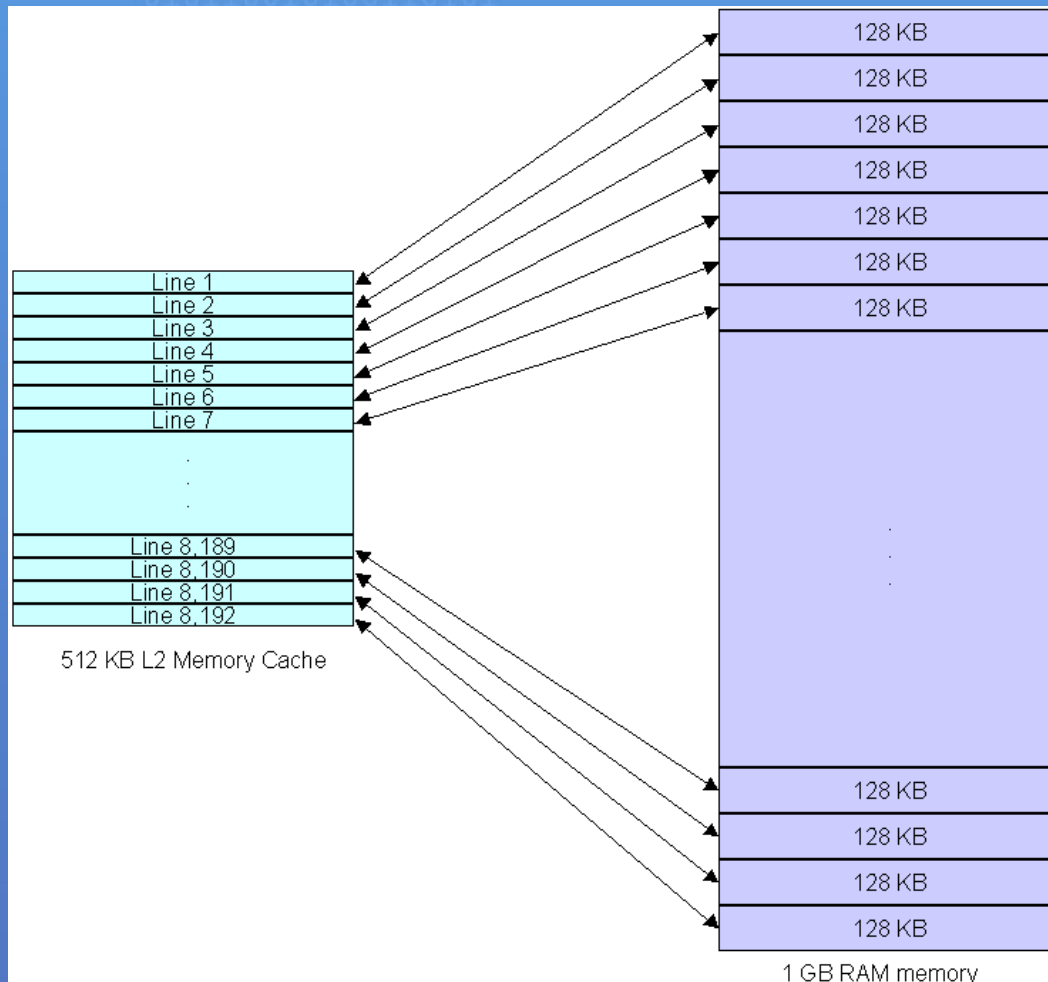
- *Prefetching*
  - Pentium 4 tem um *prefetcher* de 256 bytes
- *Branch Prediction*
- *TLB Translation Lookaside Buffer*
  - Cache de páginas de endereços virtuais
- CPU's modernos: *hit rate* de 80%

# Cache

- Organizada em linhas
  - De 16 a 128 bytes por linha, normal 64 bytes
- Mapeamento da RAM
  - Directo
  - Totalmente associativo
  - Associativo  $n$ -vias



# Cache



- 1 bloco de RAM por cada linha de cache
- Implementação rápida
- Pouco eficiente

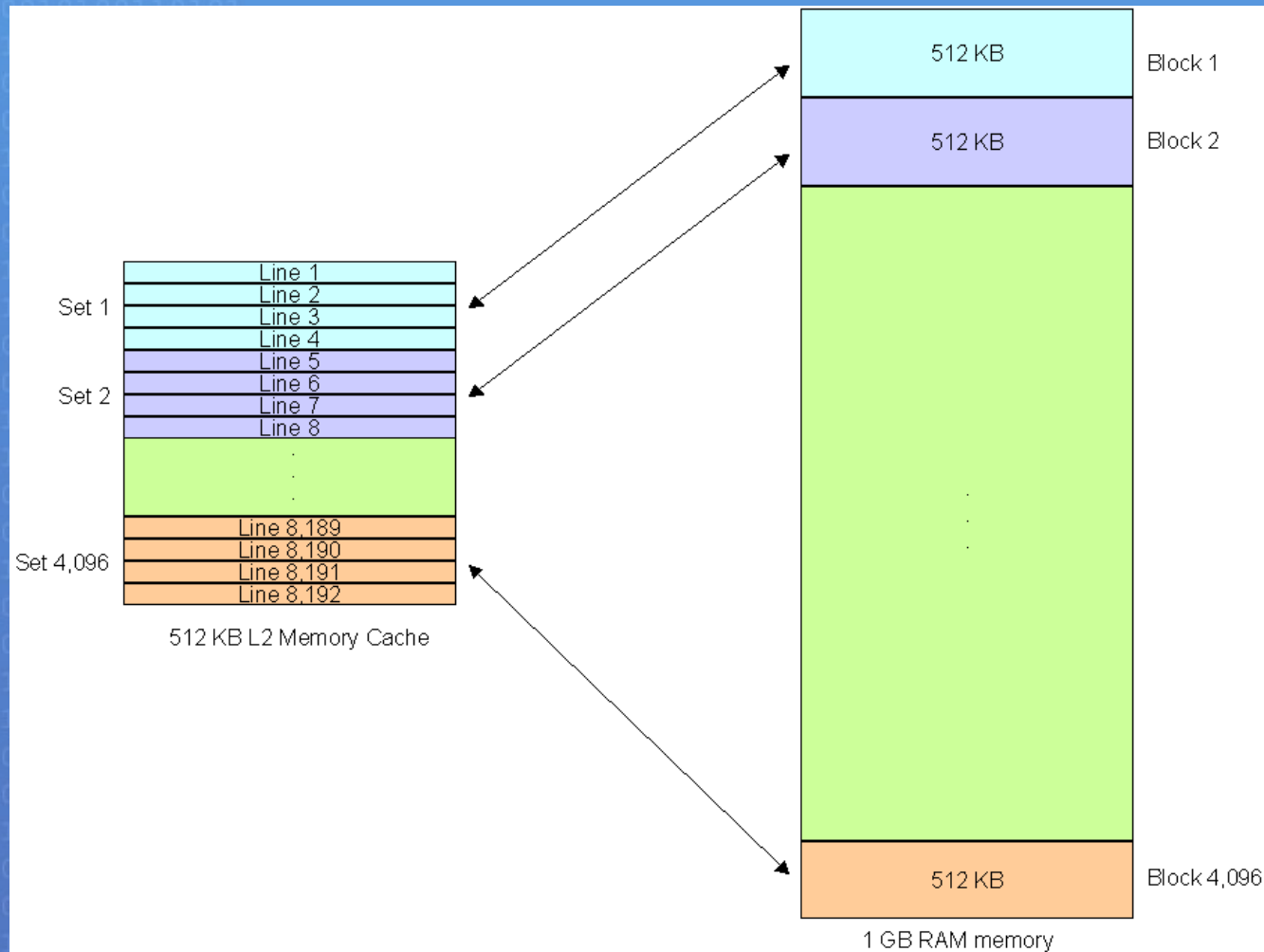
# Cache

- Totalmente associativa
  - A cada localização na RAM pode ser atribuída uma qualquer linha da cache
- Aproveitamento de espaço eficiente
- Gestão complexa
- Pesquisas lentas

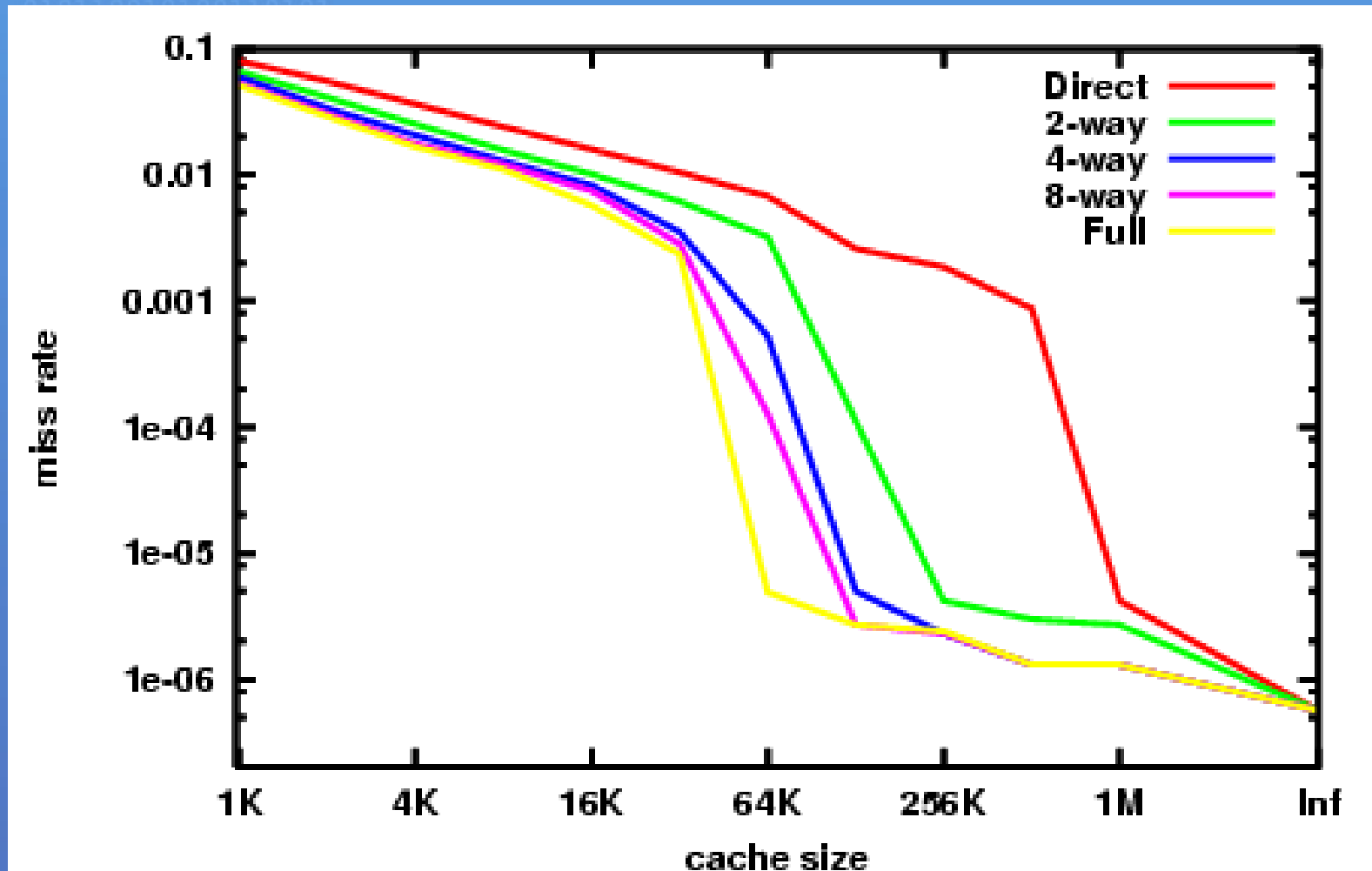
# Cache

- Solução híbrida: associativo n-vias
  - A cache é subdividida em em blocos de n linhas
- A RAM é dividida em igual n.º de blocos
- A cada bloco da RAM pode corresponder uma qualquer linha do correspondente na cache

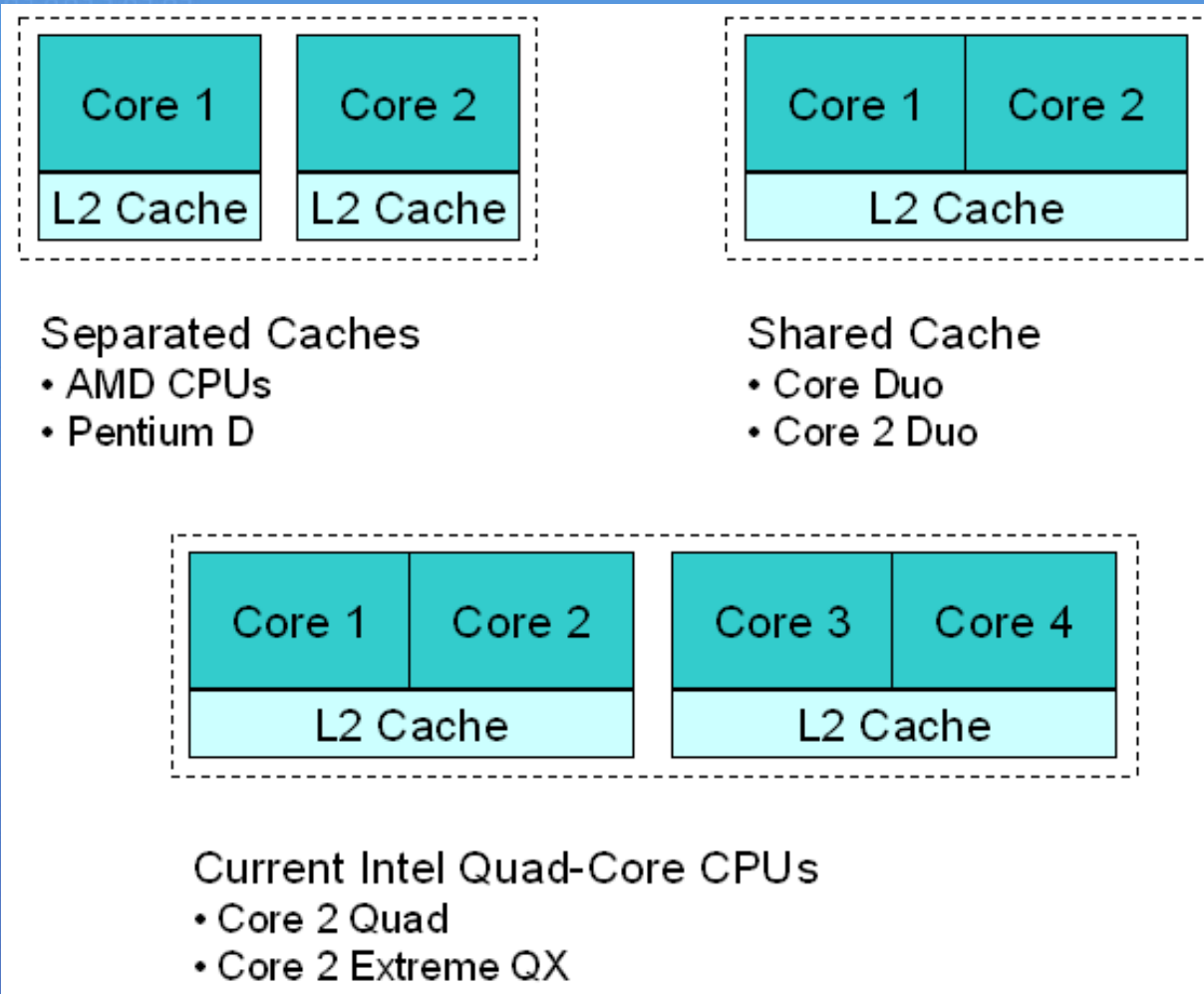
# Cache



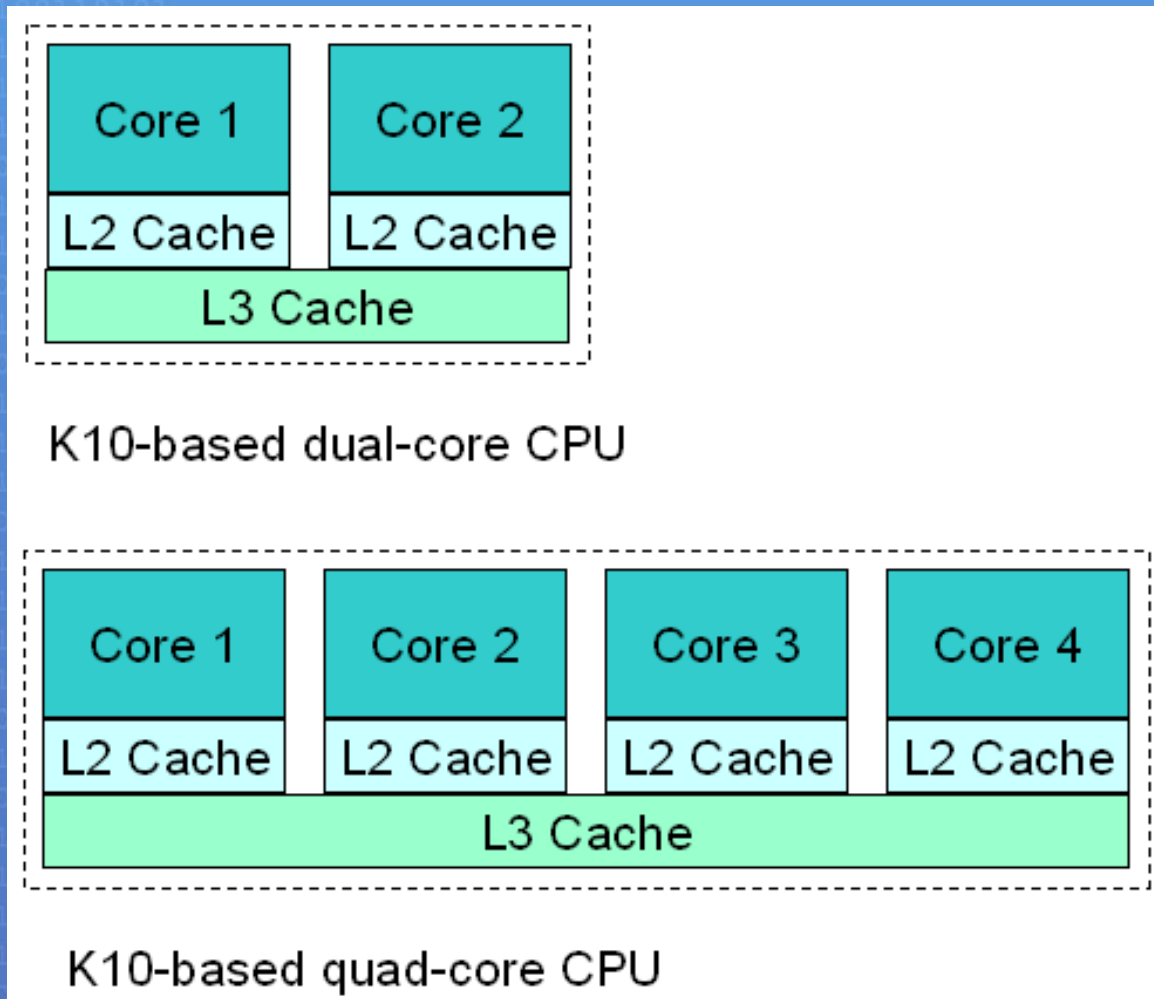
# Cache



# Cache



# Cache



# Cache

- Athlon 64 X2
  - L1
    - 128KB/core (64KB dados + 64 KB instruções)
    - associativa 2-vias
  - L2
    - 512KB ou 1MB por core
    - associativa 16-vias
  - Comum
    - datapath 128 bits
    - linhas de 64 bytes



# Cache

- Core 2 Duo
  - L1
    - 64KB/core (32 KB dados + 32 KB instruções)
    - associativa 2-vias
  - L2
    - 2MB ou 4MB para os dois cores
    - associativa 8-vias
  - Comum
    - datapath 256 bits
    - linhas de 64 bytes

# Referências

- <http://www.hardwaresecrets.com/article/481>
- [http://en.wikipedia.org/CPU\\_cache](http://en.wikipedia.org/CPU_cache)