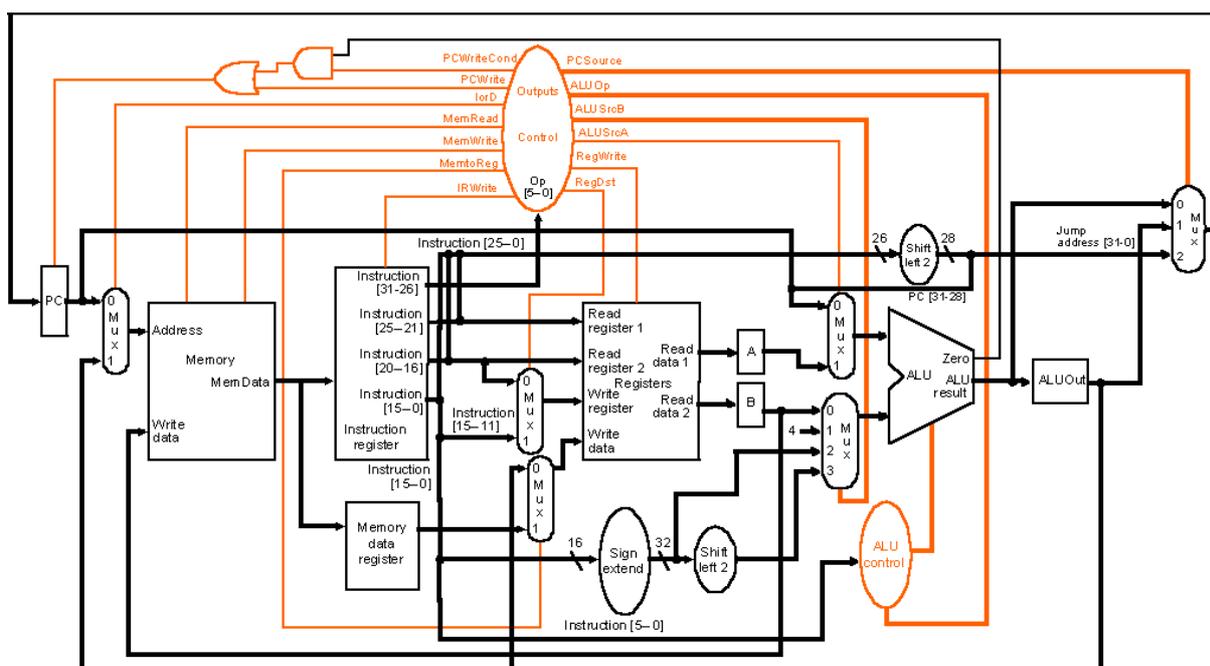


1. Indique quais são as principais diferenças **na implementação da unidade de controlo** de um processador que execute as instruções num só ciclo máquina e na implementação de uma unidade de controlo de um processador que execute as instruções em vários ciclos máquina. Utilize, como base de discussão, as duas arquitecturas MIPS estudadas na disciplina.

2. Considere uma arquitectura do MIPS com suporte à execução de instruções em vários ciclos máquina, apresentada na figura.

2.1 Apresente as várias fases de execução da instrução *add \$t0, \$t2, \$s0*. Indique, para cada fase, o valor dos sinais de controlo.

2.2 Indique as alterações necessárias para que esta arquitectura possa executar uma instrução de *add* que adiciona um registo (*\$rs*) a uma posição de memória (*(\$rt)*) e coloca o resultado num terceiro registo (i.e., *addm \$rd, \$rs, (\$rt)*). Prefira a solução que envolva a adição do menor número possível de unidades funcionais.



3. O custo da comunicação entre computadores através de uma rede local envolve vários componentes. Apresente os principais componentes desse custo de comunicação e indique como calcularia o tempo total de comunicação para mensagens de n bytes.

4. A generalidade dos sistemas de gráficos dos computadores utiliza E/S mapeadas em posições de memória. Considere o subsistema vídeo de um IBM PC compatível, programado para funcionar no modo gráfico com 800x600 pixels, 16 bits por pixel, onde a memória vídeo se encontra mapeada a partir do endereço 0xa0000. Complete o seguinte procedimento por forma a que um pixel de cor *val* seja mostrado na posição (x,y) do ecrã.

```
void putXY(int x, int y, int val) {
    unsigned char *buffer = 0xa0000; // endereço do buffer do ecrã
    << completar >>
}
```

