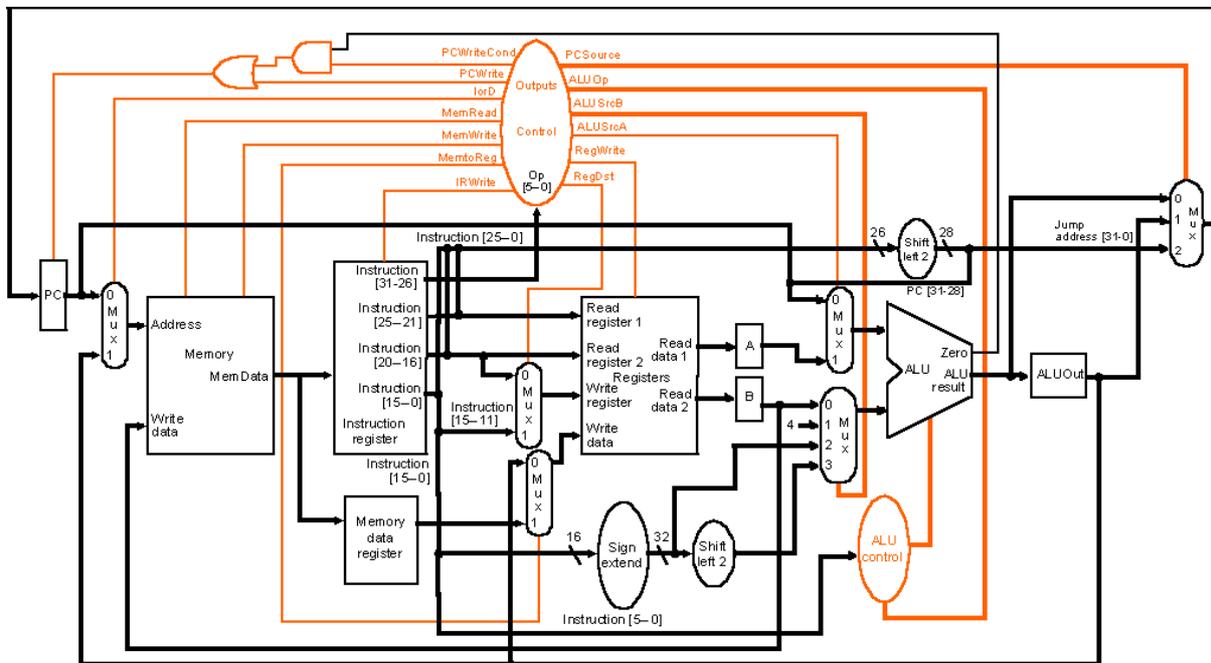


1. Indique quais são as principais diferenças entre um *datapath* que executa as instruções num só ciclo máquina e um *datapath* que executa as instruções em vários ciclos máquina. Utilize, como base de discussão, os dois *datapath* da arquitectura MIPS que foram estudados na disciplina.
2. Considere uma arquitectura do MIPS com suporte à execução de instruções em vários ciclos máquina, apresentada na figura.
  - 2.1 Apresente as várias fases de execução da instrução *sw \$t0, 0x40(\$s0)*. Indique, para cada fase, o valor dos sinais de controlo.
  - 2.2 Indique as alterações necessárias para que esta arquitectura possa executar uma instrução que adiciona um registo com uma constante de 21 bits e que coloca o resultado nesse mesmo registo (i.e., *addi \$rd, Imm21* ou seja  $\$rd = \$rd + Imm21$ ).



3. A comunicação com periféricos pode ser sincronizada por sondagem ou por interrupções. Descreva como funcionam estes dois mecanismos e compare os dois mecanismos.
4. O seguinte fragmento de código, desenvolvido para o PG/01, reproduz um som (através do conversor D/A), que está armazenado no vector *vect*. Desenvolva um algoritmo que efectue a reprodução do som através da técnica de interrupções. Não se preocupe com as questões relacionadas com a instalação da rotina de tratamento de interrupções.

```
int vect[10000];

for(int i=0; i<10000; i++) {
    while ( (inp(0x308)&1)==0 );
    outp(0x300,vect[i]);
}
```

**Nota:** A porta de dados do conversor D/A está no endereço 0x300 e bit 0 do registo 0x308 (activo a um) indica que o conversor D/A se encontra disponível.

5. Duas formas para incrementar o desempenho de uma arquitectura de um processador baseiam-se no aumento do número de estágios da *pipeline* e no aumento do grau de super escalaridade. Em que consiste cada uma destas opções e quais os principais problemas de cada uma delas?
6. Considere o seguinte fragmento de programa em *assembly* do MIPS e a arquitectura do MIPS com suporte à execução de instruções em *pipeline*, apresentada na figura:

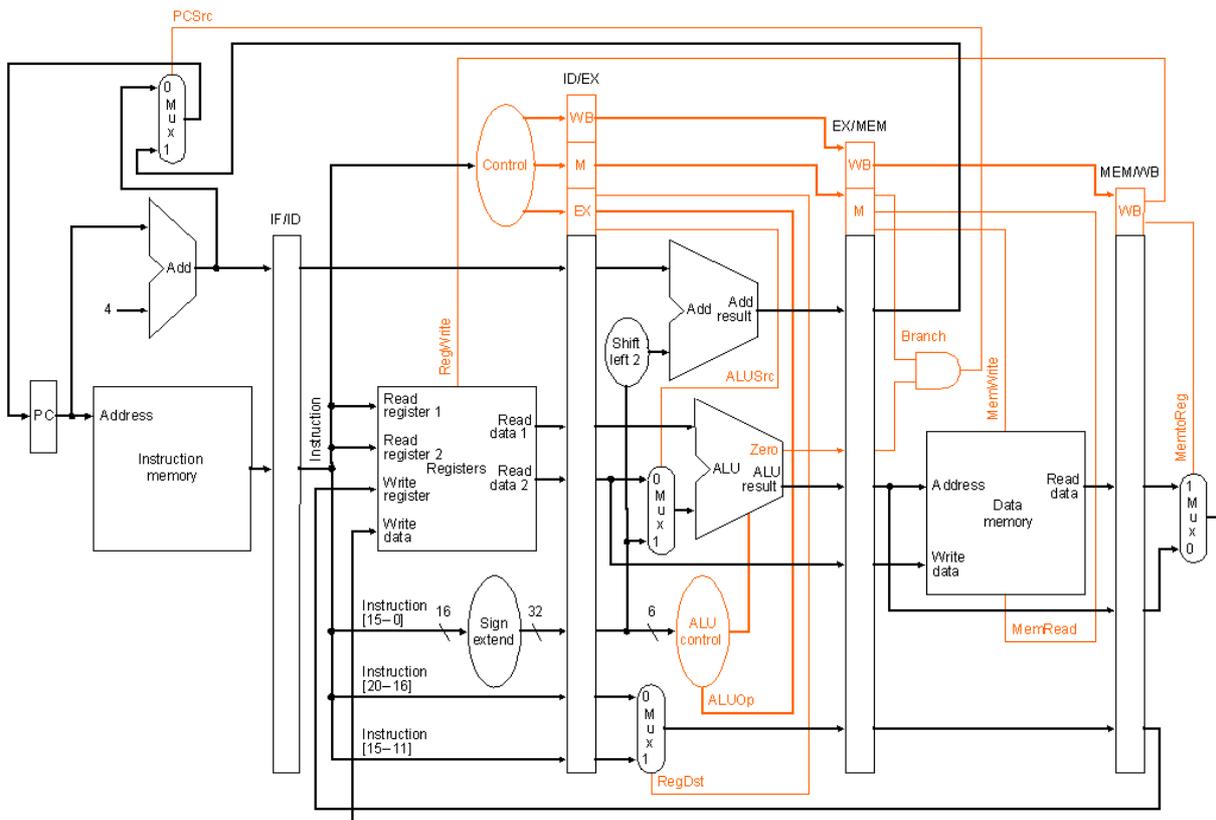
```

mov $s0, 0x40
mov $s1, 0
add $s1,$s1, $s0
it1: sw $t0, 0x300 ($s0)
add $s1, $s1, $t0
add $s0, $s0, -4
bne $s0, $0, it1

```

Considere que a informação necessária para a execução se encontra em *cache*, que não existe encaminhamento de dados, que não existe previsão de saltos e que a fase de *write back* é realizada na primeira metade do ciclo e a leitura dos registos na segunda metade.

- 6.1 Calcule o número de ciclos por instrução (CPI) obtido na execução deste programa. Apresente todos os cálculos que efectuar.
- 6.2 Calcule o CPI obtido quando é introduzida uma unidade de encaminhamento de dados e é efectuada uma previsão estática de saltos, que assume que os saltos são sempre efectuados.
- 6.3 Apresente o conteúdo do registo EX/MEM no início do 7º ciclo de execução, considerando que o programa é carregado para o endereço 0x10000 e que existe uma unidade de encaminhamento de dados.



7. Discuta as vantagens e desvantagens de um sistema com memória distribuída, relativamente a um sistema multiprocessador com memória partilhada (i.e., centralizada).