

Exame (3ª chamada)
Ano 2002/03
Nome:

Sistemas Digitais I
19/Jul/2003

LESI 2º ano
Univ. Minho
Nº:

As questões devem ser respondidas nas folhas de enunciado. As q.1-4 são de escolha múltipla (apenas uma das respostas está correcta) e valem 1 ponto; caso o aluno escolha uma alternativa errada será descontado 1/3 ponto. As q.5-7 valem 2 pontos, a q.8 vale 3 pontos e as q.9-10 valem 3,5 pontos.

Componente Teórica

1. Seja a função $Q(A,B,C,D) = \prod_{A,B,C,D}(1,3,5,8-13)$. A função Q' é representada por:

$$\sum_{A,B,C,D}(0,2,4,6,7,14,15)$$

$$(C+D').(B+D').(A'+C).(A'+B)$$

$$(A'+B'+C+D').(A+B+C+D').(A'+B+C'+D).(A+B+C'+D').(A+B'+C+D').(A'+B'+C+D).$$

$$(A'+B+C'+D').(A'+B+C+D).(A'+B+C+D')$$

$$(A.B.C'.D)+(A'.B'.C.D)+(A'.B.C'.D)+(A'.B'.C'.D)+(A.B')+(A.B.C'.D')$$

2. Sejam as funções $R(A,B,C) = \prod_{A,B,C}(0,4,5)$ e $S(A,D,E) = \sum_{A,D,E}(0-3,5)$. A função $R+S^D$ é representada por:

$$A'.(C+D'+E)+B$$

$$B+A'+D'.E$$

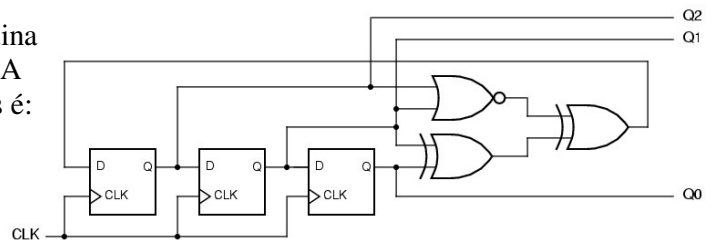
$$B+A'.C+A.D+A.E'$$

$$A'.B.(A'+C).(D'+E)$$

3. Em VHDL, um comando `for-loop` ...

- ... tem de ser usado no contexto dum processo, pois trata-se dum comando sequencial.
- ... permite, ao nível do fluxo de dados, a repetição dum conjunto de comandos concorrentes.
- ... pode usar-se no corpo duma função, pois é um comando concorrente.
- ... possibilita a instanciação repetitiva de componentes do mesmo tipo.

4. Considere a implementação duma máquina de estados síncrona mostrada na figura. A respectiva tabela de transição de estados é:



Q2	Q1	Q0	Q2*Q1*Q0*
000			001
001			010
010			011
011			100
100			101
101			110
110			111
111			000

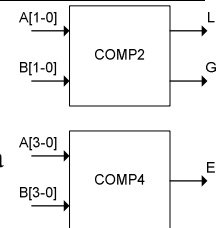
Q2	Q1	Q0	Q2*Q1*Q0*
000			110
001			010
010			111
011			011
100			100
101			000
110			001
111			101

Q2	Q1	Q0	Q2*Q1*Q0*
000			100
001			000
010			101
011			001
100			010
101			110
110			111
111			011

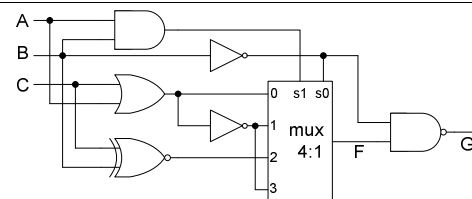
Q2	Q1	Q0	Q2*Q1*Q0*
000			000
001			100
010			101
011			001
100			010
101			110
110			011
111			111

5. Usando unicamente portas AND, OR e NOR, implemente uma ALU de 1 bit que realize as seguintes funções: soma, NAND, XOR e NOT.

6. Pretende construir-se um circuito COMP2, que consiste num comparador de dois números binários de 2 bits ($A=A_1A_0$ e $B=B_1B_0$).
- a) Obtenha as expressões lógicas das saídas G ($G=1$ se $A>B$) e L ($L=1$ se $A<B$).
- b) Usando circuitos COMP2 e portas lógicas, construa o circuito COMP4 que activa E quando $A \neq B$ ($A=A_3A_2A_1A_0$ e $B=B_3B_2B_1B_0$ são números binários de 4 bits).



7. Considere a seguinte implementação das funções F e G.
- a) Represente F no formato canónico SOP.
- b) Calcule o valor de G^D para $ABC="6"$ (binário natural).



Componente Prática

8. Considere a função $G_{(A,B,C,D,E)}$ representada (na forma POS) pelo seguinte mapa de Karnaugh. Para obter G na forma **SOP** simplificada, responda às seguintes questões.

E \ D	B C			
	0 0	0 1	1 1	1 0
0	0	0	0	X
1	0	X	0	X
2	X			
3	0	0	0	0

A=0

E \ D	B C			
	0 0	0 1	1 1	1 0
0	X		0	
1	0		0	
2	0	0		0
3	0	X	0	0

A=1

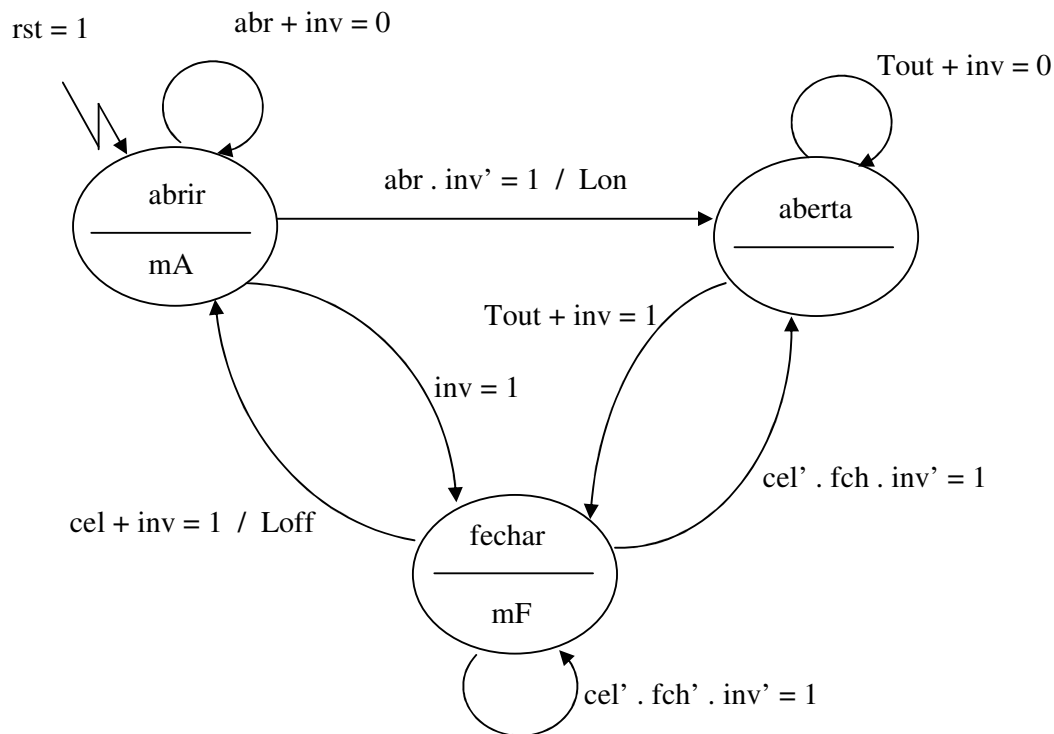
- b) Descreva G^D na forma canónica **SOP** usando índices.

- c) Marcando todos os **implicantes maiores** de G no mapa dado, com etiquetas i_1 a i_n , complete a seguinte frase: “a simplificação de G no mapa de Karnaugh anterior inclui ____ implicantes maiores com 4 mintermos e ____ implicantes maiores com 2 mintermos”.

- d) Escreva na forma de **produto de literais**, a expressão de cada **implicante essencial** da simplificação de G no mapa anterior.

- e) Indique quantas soluções mínimas existem para a simplificação de G , apresentando as várias alternativas de solução na forma de árvore com os nomes (i_1 a i_n) dos implicantes.

9. Considere o seguinte **diagrama de estados** para um circuito sequencial que controla a abertura/fecho duma porta de garagem automática.



- a) Descreva em VHDL a **interface** deste circuito.
- b) Descreva em VHDL comportamental a **arquitetura** do circuito.
10. Desenhe uma máquina de estados do tipo Mealy para controlar uma fechadura rudimentar. Existem dois botões **A** e **B** para introduzir a combinação e assumo que um esquema electromecânico impede os dois botões de serem activados em simultâneo. A fechadura deve ter o seguinte comportamento:
- a combinação é **A-A-B-A-B-A**. Se esta sequência for introduzida correctamente, o sinal **ABRIR** deve ser activado;
 - em qualquer estado, a introdução de 3 **B**'s seguidos permite colocar a máquina no seu estado inicial;
 - qualquer uso de **A** fora da sequência correcta deve ser assinalado, activando o sinal **ALARME**;
 - uma vez aberta a fechadura, esta fecha-se após pressionar **A** ou **B**.

Nota: indique todas as assumpções adicionais que tomou, pois esta especificação pode conter ambiguidades.