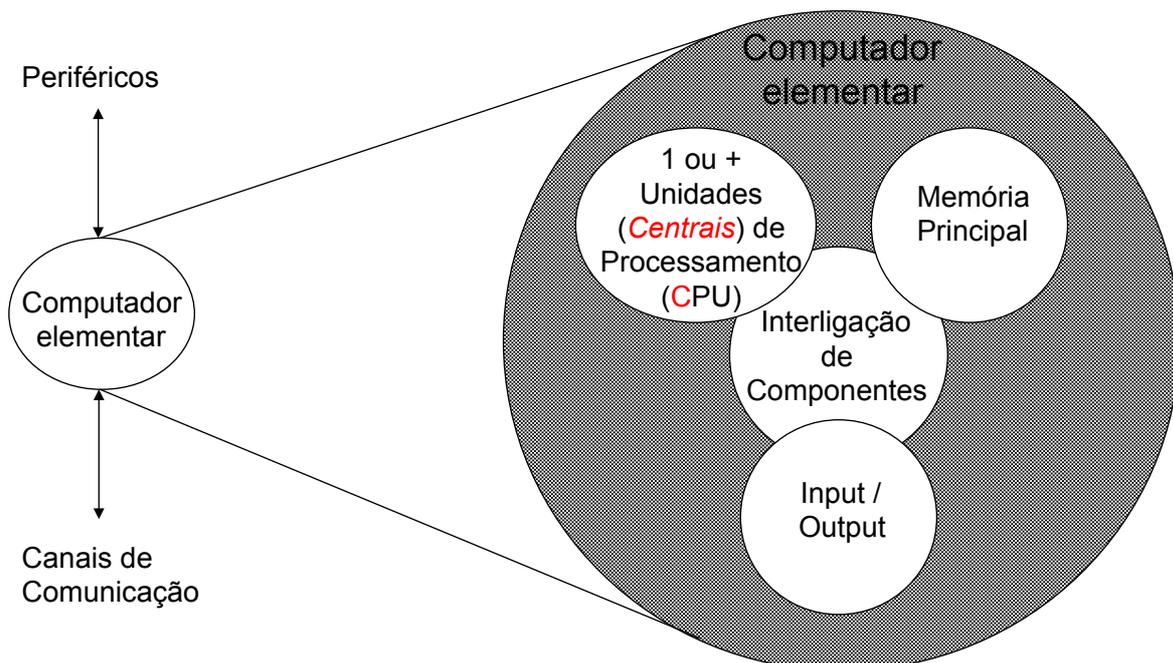


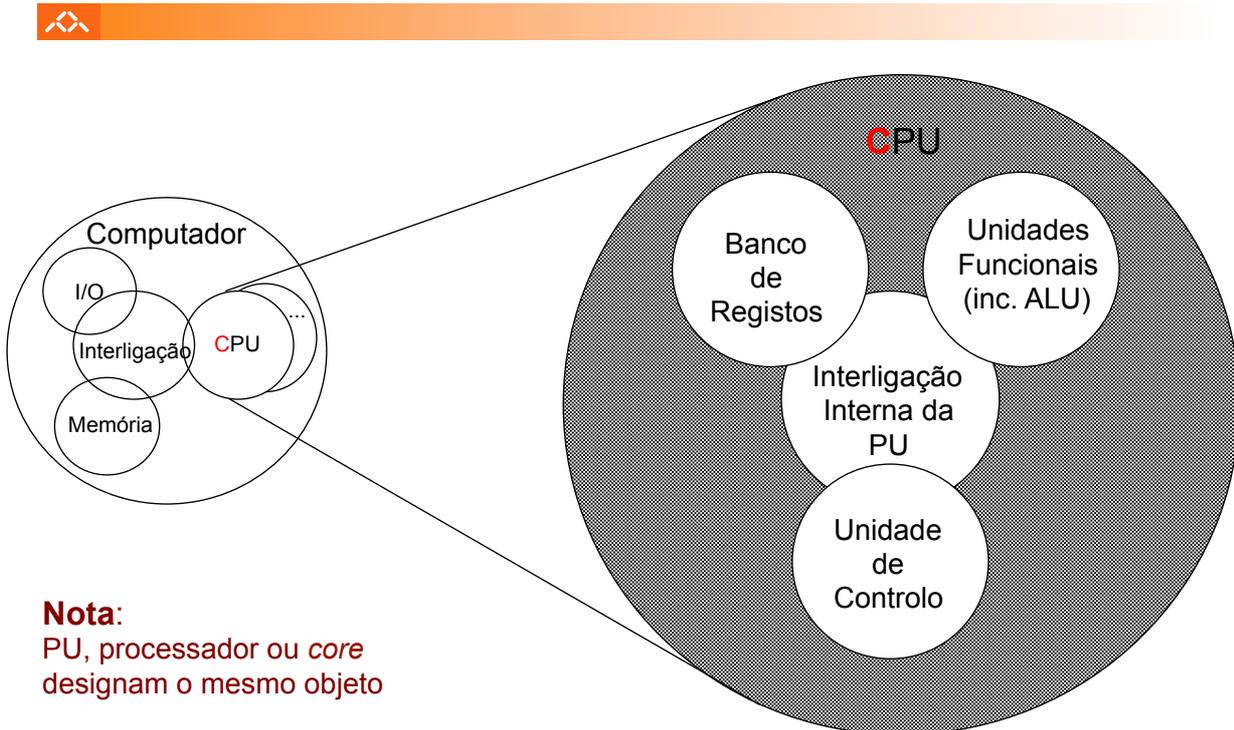


Estrutura do tema ISC

1. Representação de informação num computador
2. Organização e estrutura interna dum computador
3. Execução de programas num computador
4. O processador e a memória num computador
5. Evolução da tecnologia e da eficiência

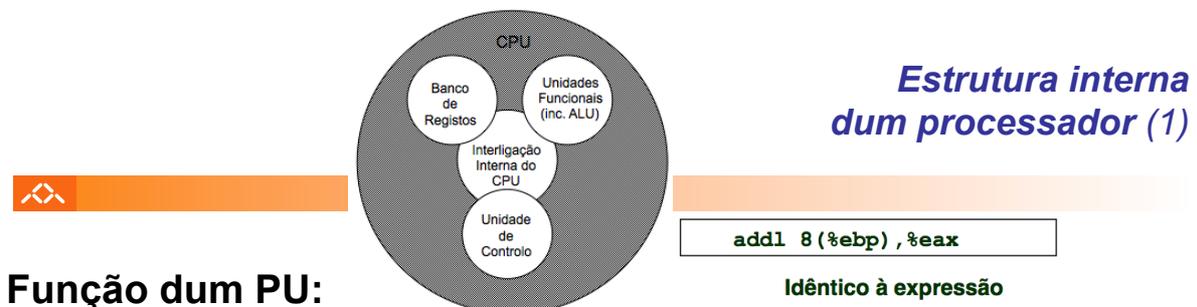
Organização e estrutura interna dum computador





AJProença, Sistemas de Computação, UMinho, 2017/18

3



Função dum PU:

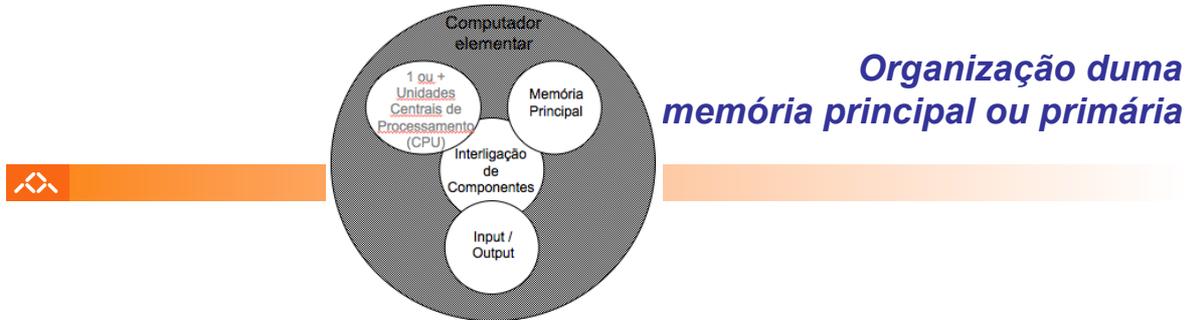
- “motor” que continuamente
 - lê da memória um comando,
 - interpreta-o e,
 - executa-o (se precisar de operandos vai buscá-los e, se necessário, guarda também o resultado)
- de/para onde lê o comando:
 - da posição de memória definida no apontador p/ instrução (em registo) (IP, *Instruction Pointer*, ou PC, *Program Counter*),
 - para o registo de instrução (IR, *Instruction Register*)
- tipos básicos de comandos:
 - **operações** com dados, indo buscar os operandos se necessário e guardando o resultado no fim
 - **mover** dados de/para registos, memória ou I/O
 - **decidir** qual o (local do) próximo comando a executar

`addl 8(%ebp), %eax`

Idêntico à expressão
 $x = x + y$

`0x401046: 03 45 08`

• Código “objecto” (em hexadecimal)

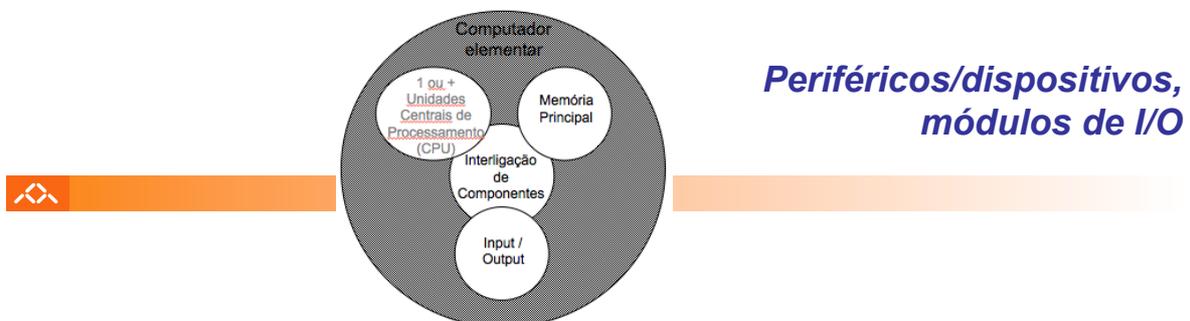


Função da memória primária:

- armazenar temporariamente **um programa e os dados por ele manipulados**, durante a execução de um programa
- operações que a memória executa: **ler / escrever**

Organização lógica:

- vetor (*array* linear) de **células**, cada com 8 bits
- cada célula é identificada pelo seu **endereço**
- dim máx definida pelos n bits do endereço: 2^n

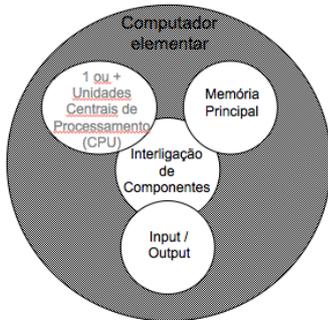


Tipos de comunicações c/ periféricos/dispositivos de I/O:

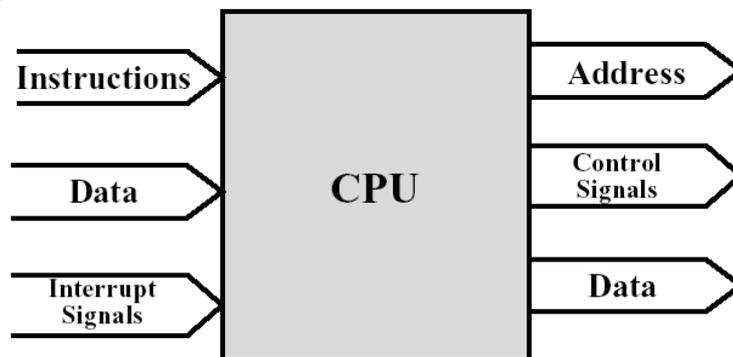
- com Humanos (monitor, teclado/rato, impressora,...)
- com máquinas (instrumentos, em sistemas embebidos, ...)
- com outros equipamentos (rede *wireless*, projetor m/média...)

Papel dos módulos de I/O:

- efetuar o interface físico e lógico entre o interior do computador e o exterior
- controlar o funcionamento de um ou mais periféricos
- fazer o intercâmbio de dados entre os periféricos e a memória principal (e/ou registos da PU)

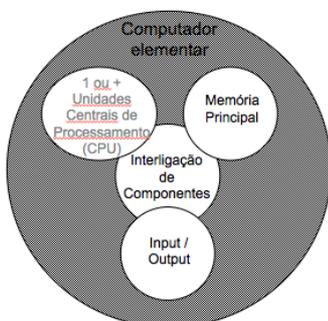


Interligação de componentes num computador (1)

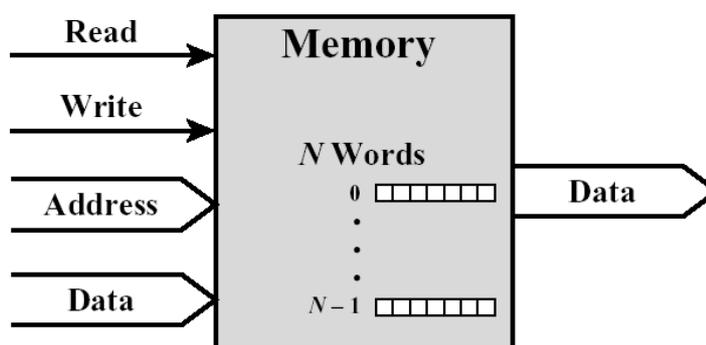


Ligações da PU:

- Leitura de comandos/instruções (da memória)
- Leitura/escrita de dados (da memória ou de I/O)
- Envio de sinais de controlo para outros componentes
- Receção de pedidos de interrupção (e reacção)



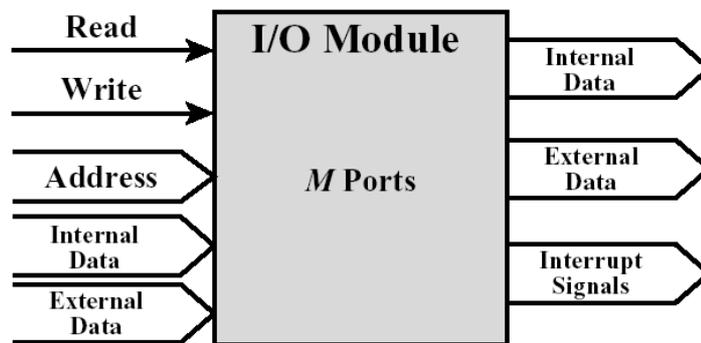
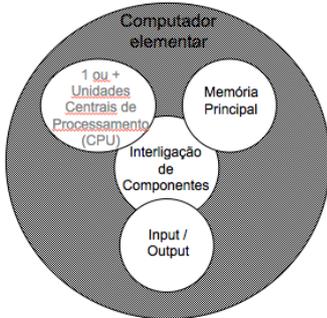
Interligação de componentes num computador (2)



Ligações da memória primária:

- Recebe endereços (que células aceder)
- Recebe sinais de controlo (*read*, *write*, *timing*, ...)
- Recebe/envia dados

Interligação de componentes num computador (3)

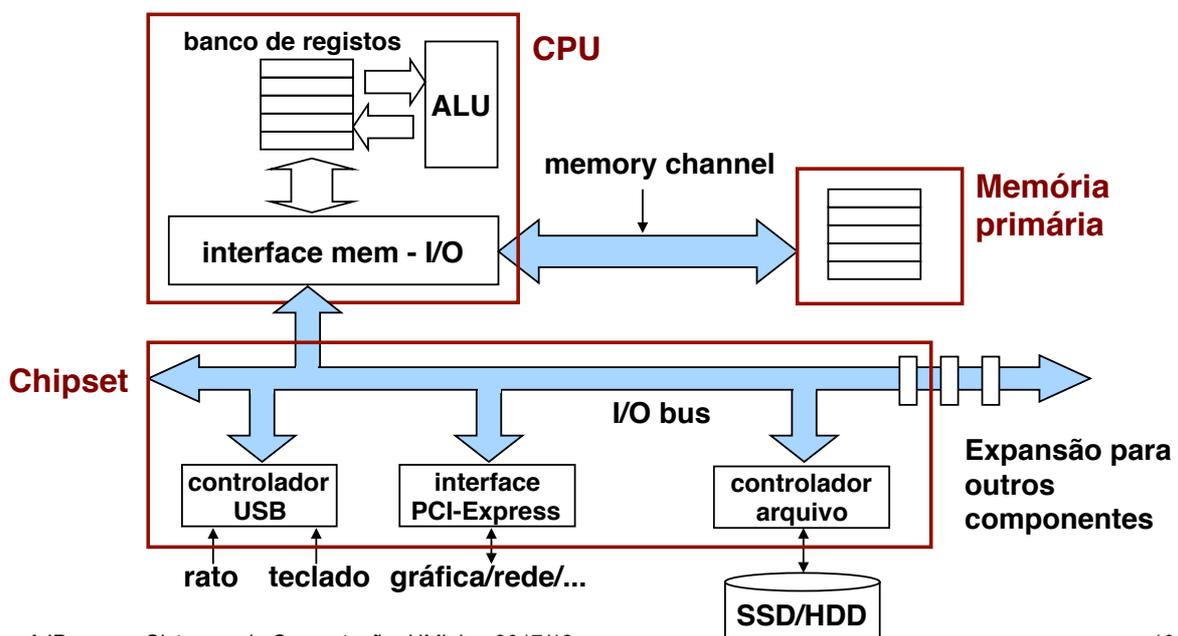


Ligações dos módulos de I/O:

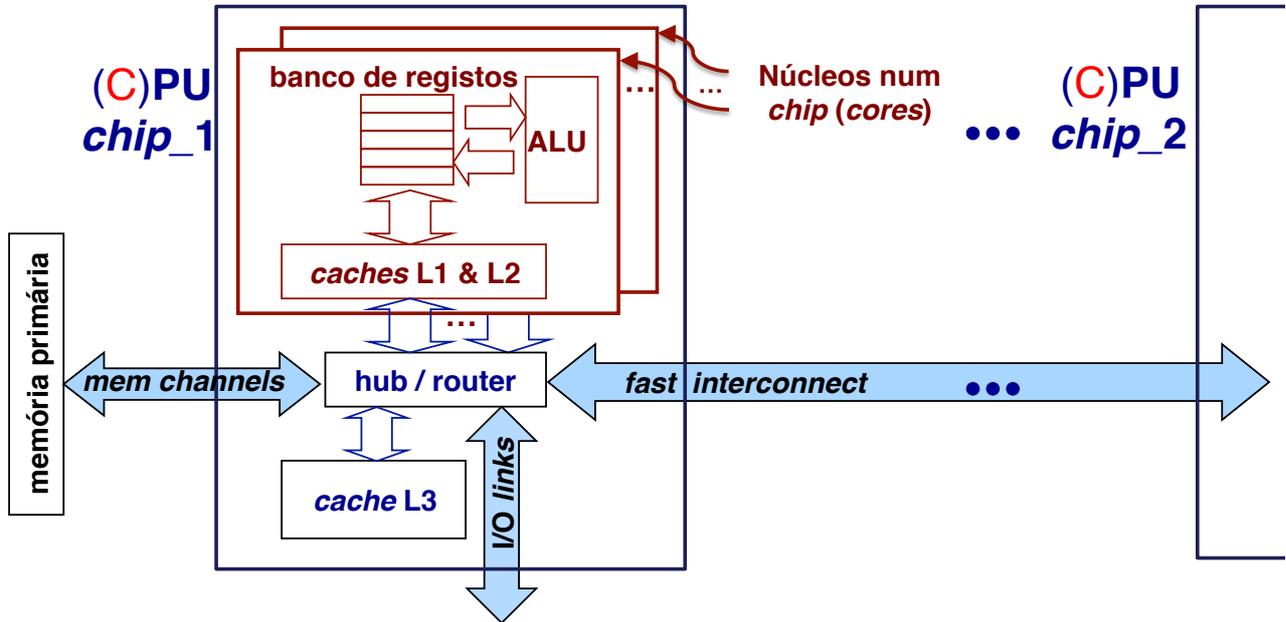
- Interface com PU idêntico ao da memória
- Dados internos incluem info de controlo e de estado (do periférico)
- Dados externos incluem tb info de controlo e de estado
- Sinais de *interrupt* para pedir a atenção da PU

Interligação de componentes num computador (4)

Arquitetura de base de um PC (antigo...):

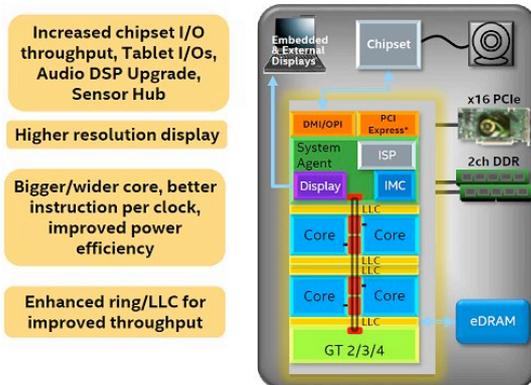


As arquiteturas multicore mais recentes:



Integração & interligação de componentes num (C)PU-package

Intel's Skylake Microarchitecture



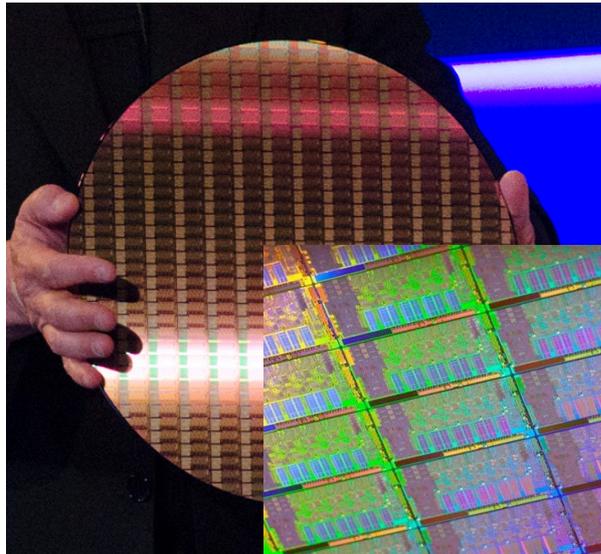
Intel Next Generation Microarchitecture Code Name Skylake

- Integrated camera ISP
- Extended overclocking capabilities
- Faster DDR Memory
- Advanced Processor Graphics GT3 + eDRAM, GT4 + eDRAM; OpenCL™ 2.0 API, DirectX® 12, OpenGL® 4.4

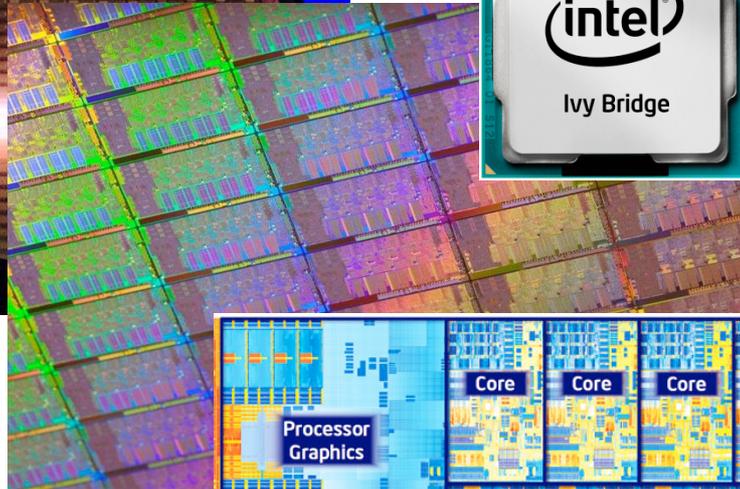


IDF15
INTEL DEVELOPER FORUM





A “bolacha”

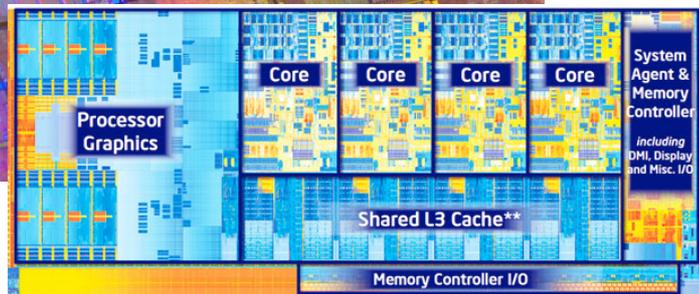


As
“estampas”

Intel Ivy Bridge: wafer, die, chip...



A “batata”



Análise de palavras chave



Algumas palavras chave na terminologia tecnológica:

- instruction set
- CPU data width
- 32-bit processor
- clock cycle/ frequency
- overclocking
- throughput
- pipeline, superscalar
- dual/ quad/ ... core
- wafer, die, chip, ...
- RAM / ROM
- SRAM / DRAM
- cache memory
- flash memory
- access time
- magnetic drive
- SSD (Solid State Drive)
- NUMA architecture
- USB/ SATA/ PCIe ...